



Περιγραφή μαθήματος

ΙΔΡΥΜΑ	ΕΘΝΙΚΟ ΚΑΙ ΚΑΠΟΔΙΣΤΡΙΑΚΟ ΠΑΝΕΠΙΣΤΗΜΙΟ ΑΘΗΝΩΝ																			
ΣΧΟΛΗ	ΘΕΤΙΚΩΝ ΕΠΙΣΤΗΜΩΝ																			
ΤΜΗΜΑ	ΠΛΗΡΟΦΟΡΙΚΗΣ ΚΑΙ ΤΗΛΕΠΙΚΟΙΝΩΝΙΩΝ																			
ΕΠΙΠΕΔΟ ΣΠΟΥΔΩΝ	ΠΡΟΠΤΥΧΙΑΚΟ																			
ΤΙΤΛΟΣ ΜΑΘΗΜΑΤΟΣ	Σχεδίαση Ψηφιακών Συστημάτων - VHDL																			
ΚΩΔΙΚΟΣ ΜΑΘΗΜΑΤΟΣ	ΥΣ03	Εξάμηνο	8	ECTS	6															
ΩΡΕΣ ΔΙΔΑΣΚΑΛΙΑΣ	ΘΕΩΡ.	3	ΦΡΟΝΤ.		ΕΡΓΑΣΤ.	1														
ΤΥΠΟΣ ΜΑΘΗΜΑΤΟΣ	<p>Επιλέξτε ένα από τα ακόλουθα και διαγράψτε τα υπόλοιπα Προαιρετικό Μάθημα (ΠΜ)</p> <table border="1"> <thead> <tr> <th>Κ</th> <th>Ε1</th> <th>Ε2</th> <th>Ε3</th> <th>Ε4</th> <th>Ε5</th> <th>Ε6</th> </tr> </thead> <tbody> <tr> <td>B</td> <td></td> <td></td> <td></td> <td>B</td> <td></td> <td></td> </tr> </tbody> </table> <p>Συμπληρώστε τον πίνακα όπως στο πρόγραμμα σπουδών: Κατεύθυνση (Α, Β) / Υποχρεωτικό Ειδίκευσης (Υ) / Βασικό Ειδίκευσης (Β)/ Επιλογής Ειδίκευσης (Ε)</p>						Κ	Ε1	Ε2	Ε3	Ε4	Ε5	Ε6	B				B		
Κ	Ε1	Ε2	Ε3	Ε4	Ε5	Ε6														
B				B																
ΗΛΕΚΤΡΟΝΙΚΗ ΣΕΛΙΔΑ ΜΑΘΗΜΑΤΟΣ (URL)	https://eclass.uoa.gr/courses/D49/																			
ΠΡΟΑΠΑΙΤΟΥΜΕΝΑ ΜΑΘΗΜΑΤΑ	Κ02 Λογική Σχεδίαση Συνιστώμενο Κ14 Αρχιτεκτονική Υπολογιστών Ι																			
ΓΛΩΣΣΑ ΔΙΔΑΣΚΑΛΙΑΣ και ΕΞΕΤΑΣΕΩΝ:	ΕΛΛΗΝΙΚΑ																			
ΤΟ ΜΑΘΗΜΑ ΠΡΟΣΦΕΡΕΤΑΙ ΣΕ ΦΟΙΤΗΤΕΣ ERASMUS	ΟΧΙ																			

ΠΕΡΙΕΧΟΜΕΝΟ ΜΑΘΗΜΑΤΟΣ

Συμπληρώστε (λεκτική περιγραφή) το περιεχόμενο του μαθήματος αναφέροντας τη δομή και τα θέματα που καλύπτονται.

Ο φοιτητής αρχικά διδάσκεται εν συντομία, υπό μορφή επανάληψης, θέματα που αφορούν στις αρχές και πρακτικές της ακολουθιακής λογικής. Έμφαση δίδεται στα θέματα που δεν καλύπτει το μάθημα της λογικής σχεδίασης όπως α) η ανάλυση χρονισμού των ψηφιακών συστημάτων, μελετώντας τη μετασταθερότητα και πώς αυτή αντιμετωπίζεται με τη χρήση των συγχρονιστών, β) τα αριθμητικά συστήματα σταθερής και κινητής υποδιαστολής, και γ) ο χωρικός και χρονικός παραλληλισμός για την αύξηση των επιδόσεων ενός ψηφιακού συστήματος.

Στη συνέχεια ο φοιτητής διδάσκεται τη γλώσσα περιγραφής υλικού VHDL για προσομοίωση και ορθή σύνθεση μέσα από τα κυκλώματα της διαδρομής δεδομένων και της μονάδας ελέγχου ενός επεξεργαστή αρχιτεκτονικής ARM και τα απαιτούμενα testbenches. Αρχικά, δίδεται η περιγραφή απλών συνδυαστικών και ακολουθιακών κυκλωμάτων (π.χ. αποκωδικοποιητές, πολυπλέκτες, καταχωρητές, μέτρητες), στη συνέχεια δίδεται η περιγραφή κυκλωμάτων αριθμητικής (αθροιστές, αφαιρέτες, συγκριτές, μονάδα ALU, ολισθητές και περιστροφείς), κατόπιν δίδεται η περιγραφή της μονάδας ελέγχου ως μηχανή πεπερασμένων καταστάσεων (για μικροαρχιτεκτονικές πολλών κύκλων) και τέλος δίδεται η περιγραφή διατάξεων μνήμης (ROM, RAM και αρχεία καταχωρητών).

Τέλος, ο φοιτητής διδάσκεται την αρχιτεκτονική του επεξεργαστή ARM (εντολές, συμβολική γλώσσα, προγραμματισμός, γλώσσα μηχανής) και μαθαίνει τις λεπτομέρειες της πραγματικής σχεδίασης ενός επεξεργαστή αρχιτεκτονικής ARM και για τις τρεις βασικές μικροαρχιτεκτονικές του (ενός κύκλου, πολλών κύκλων και διοχέτευσης), οι οποίες υιοθετούν διαφορετικούς συμβιβασμούς μεταξύ επιδόσεων και κόστους. Οι συμβιβασμοί αναλύονται σε βάθος, ώστε να κατανοήσει ο φοιτητής τη χρησιμότητα των βασικών μικροαρχιτεκτονικών στην πράξη.

Στο εργαστήριο του μαθήματος οι φοιτητές χρησιμοποιούν τα εργαλεία λογισμικού της XILINX (WebPACK edition του Vivado Design Suite) για να σχεδιάζουν, να επαληθεύουν την ορθή σχεδίαση με προσομοίωση (γράφοντας τα απαραίτητα testbenches), να συνθέτουν και να υλοποιούν, αρχικά, μετρητές και μηχανές πεπερασμένων καταστάσεων, στη συνέχεια μία μονάδα ασύγχρονης σειριακής επικοινωνίας UART και, τέλος, έναν πυρήνα επεξεργαστή αρχιτεκτονικής ARM.

Προαιρετικά, αντί γραπτής εξέτασης, οι φοιτητές διευρύνουν τις γνώσεις τους με την υλοποίηση του πυρήνα επεξεργαστή αρχιτεκτονικής ARM και της μονάδας UART στην αναπτυξιακή κάρτα Zedboard της Xilinx, που φιλοξενεί ένα FPGA της σειράς Zynq 7000 της Xilinx, την εγκαθίδρυση επικοινωνίας μεταξύ του πυρήνα επεξεργαστή και του υπολογιστή (host PC) και την επαλήθευση της ορθής σχεδίασης στο επίπεδο του FPGA (FPGA in-the-loop verification).

Το μάθημα καλύπτει τα ακόλουθα θέματα:

- Επανάληψη σε θέματα αρχών και πρακτικών ακολουθιακής λογικής.
- Ανάλυση χρονισμού ψηφιακών συστημάτων, μετασταθερότητα και συγχρονιστές.
- Αριθμητικά συστήματα σταθερής και κινητής υποδιαστολής.
- Αύξηση επιδόσεων ψηφιακού συστήματος με χωρικό και χρονικό παραλληλισμό.
- Γλώσσα περιγραφής υλικού VHDL για προσομοίωση και σύνθεση.
- Περιγραφή ψηφιακών δομικών στοιχείων σε VHDL.
- Αρχιτεκτονική επεξεργαστών ARM (εντολές, συμβολική γλώσσα, προγραμματισμός, γλώσσα μηχανής).
- Λεπτομερείς σχεδίαση επεξεργαστή αρχιτεκτονικής ARM και για τις τρεις βασικές μικροαρχιτεκτονικές του (ενός κύκλου, πολλών κύκλων και διοχέτευσης).
- Ανάλυση επιδόσεων και κόστος για τις τρεις βασικές μικροαρχιτεκτονικές.
- Χρήση αναπτυξιακής κάρτας Zedboard και επαλήθευση της ορθής σχεδίασης στο επίπεδο του FPGA.

ΜΑΘΗΣΙΑΚΑ ΑΠΟΤΕΛΕΣΜΑΤΑ

Περιγράψτε τους στόχους ή/και τα μαθησιακά αποτελέσματα του μαθήματος. Μπορείτε να αναφερθείτε στις επιμέρους κατηγορίες των μαθησιακών αποτελεσμάτων σε επίπεδο γνώσεων, δεξιοτήτων (νοητικών, πρακτικών) και ικανοτήτων.

Συμβουλευτείτε το Παράρτημα «Περίληπτικός Οδηγός συγγραφής Μαθησιακών Αποτελεσμάτων» για τη συγγραφή των μαθησιακών αποτελεσμάτων.

Διδακτικοί-Μαθησιακοί Στόχοι - Προσδοκώμενα Μαθησιακά Αποτελέσματα

Οι μνημένοι στη λογική σχεδίαση φοιτητές συνεχίζουν τη μύησή τους όχι μόνο στη σχεδίαση των ψηφιακών συστημάτων, αλλά και στην αρχιτεκτονική υπολογιστών. Όσον αφορά στη ψηφιακή σχεδίαση, η μύηση

στοχεύει στην εκμάθηση πιο προχωρημένων θεμάτων ακολουθιακής κυρίως λογικής σχεδίασης, καθώς και στην εκμάθηση του προγραμματισμού στη γλώσσα περιγραφής υλικού VHDL με έμφαση στην ορθή σύνθεση, θέτοντας τα θεμέλια για την υλοποίηση αλγορίθμων στο υλικό. Όσον αφορά στην αρχιτεκτονική υπολογιστών, η μύηση στοχεύει στην εκμάθηση μίας νέας αρχιτεκτονικής υπολογιστών, της αρχιτεκτονικής ARM, και στη χρήση της αντίστοιχης συμβολικής γλώσσας.

Τέλος η μύηση στοχεύει στην εκμάθηση των λεπτομερειών της πραγματικής σχεδίασης ενός επεξεργαστή αρχιτεκτονικής ARM και για τις τρεις βασικές μικροαρχιτεκτονικές του (ενός κύκλου, πολλών κύκλων και διοχέτευσης), οι οποίες υιοθετούν διαφορετικούς συμβιβασμούς μεταξύ επιδόσεων και κόστους. Οι συμβιβασμοί αναλύονται σε βάθος, ώστε ο φοιτητής να μάθει να επιλέγει τη κατάλληλη βασική μικροαρχιτεκτονική σύμφωνα με τις απαιτήσεις του ψηφιακού συστήματος που πρέπει να σχεδιάσει.

Στο εργαστήριο του μαθήματος οι φοιτητές μαθαίνουν να χρησιμοποιούν τα εργαλεία λογισμικού της XILINX (WebPACK edition του Vivado Design Suite) για να σχεδιάζουν, να επαληθεύουν την ορθή σχεδίαση με προσομοίωση (γράφοντας τα απαραίτητα testbenches), να συνθέτουν και να υλοποιούν αρχικά μετρητές και μηχανές πεπερασμένων καταστάσεων, στη συνέχεια μία μονάδα ασύγχρονης σειριακής επικοινωνίας UART και τέλος έναν πυρήνα επεξεργαστή αρχιτεκτονικής ARM.

Προαιρετικά, αντί γραπτής εξέτασης, οι φοιτητές μαθαίνουν να υλοποιούν τον πυρήνα επεξεργαστή αρχιτεκτονικής ARM και τη μονάδα UART στην αναπτυξιακή κάρτα Zedboard της Xilinx, που φιλοξενεί ένα FPGA της σειράς Zynq 7000 της Xilinx, να εγκαθιδρύουν την επικοινωνία μεταξύ του πυρήνα επεξεργαστή και του υπολογιστή (host PC) και να επαληθεύουν την ορθή σχεδίαση στο επίπεδο του FPGA (FPGA in-the-loop verification) και όχι μόνο στο επίπεδο της προσομοίωσης.

Η επιλογή της αρχιτεκτονικής ARM έγινε για τους ακόλουθους λόγους: Σχεδόν όλα τα κινητά τηλέφωνα και οι υπολογιστές tablet που διατίθενται σήμερα στην αγορά περιέχουν έναν ή περισσότερους επεξεργαστές αρχιτεκτονικής ARM, ενώ δεκάδες δισεκατομμύρια νέοι επεξεργαστές αρχιτεκτονικής ARM θα ελέγχουν σύντομα το «Διαδίκτυο των Πραγμάτων» (Internet of Things, IoT) και θα χρησιμοποιούνται στα Κέντρα Δεδομένων. Επεξεργαστές αρχιτεκτονικής ARM συναντάμε επίσης στις σύγχρονες διατάξεις FPGA και στα επερχόμενα υβριδικά πολυεπεξεργαστικά συστήματα σε τσιπ (MPSoC) επόμενης γενιάς, τα οποία θα αλλάξουν την αντίληψη που έχουμε διαμορφώσει σήμερα για το υλικό.

Στο τέλος αυτού του συναρπαστικού ταξιδιού στον κόσμο της ψηφιακής σχεδίασης και της αρχιτεκτονικής υπολογιστών, οι φοιτητές όχι μόνο θα έχουν εξοικειωθεί με τη σχεδίαση των επεξεργαστών, αλλά θα έχουν αποκτήσει τις κατάλληλες γνώσεις σε τεχνικές ψηφιακής σχεδίασης, σε τεχνικές προγραμματισμού στη δημοφιλή γλώσσα περιγραφής υλικού VHDL και στις βασικές αρχές προγραμματισμού σε συμβολική γλώσσα αρχιτεκτονικής ARM, ώστε να είναι σε θέση στη συνέχεια να σχεδιάσουν τα νέα ψηφιακά συστήματα που θα διαμορφώσουν το μέλλον μας.

Το ιδιαίτερο τελετουργικό μύησης στην ψηφιακή σχεδίαση, που ακολουθείται στο παρόν μάθημα, αφορά όλους τους φοιτητές που ενδιαφέρονται να εντρυφήσουν στην ανάπτυξη του υλικού και του λογισμικού υπολογιστικών συστημάτων, τηλεπικοινωνιακών και δικτυακών συστημάτων, και συστημάτων ψηφιακής επεξεργασίας σήματος και πληροφοριών, και γενικότερα στην επιστήμη και τεχνολογία των υπολογιστών.

Με την επιτυχή ολοκλήρωση του μαθήματος ο φοιτητής/η φοιτήτρια θα είναι σε θέση να:

- εξηγεί/αναγνωρίζει θέματα ψηφιακής σχεδίασης απαραίτητα για την υλοποίηση αλγορίθμων στο υλικό,
- περιγράφει την αρχιτεκτονική ARM και να αναγνωρίζει τις ιδιαιτερότητές της σε σχέση με τις άλλες αρχιτεκτονικές RISC,
- προγραμματίζει στη συμβολική γλώσσα της αρχιτεκτονικής ARM (απλά προγράμματα),
- σχεδιάζει και να υλοποιεί απλά και σύνθετα ψηφιακά κυκλώματα και ψηφιακά συστήματα (όπως επεξεργαστής με μονάδα UART) σε τεχνολογία FPGA με τη χρήση της γλώσσας περιγραφής υλικού VHDL και των εργαλείων λογισμικού της XILINX,

- εξηγεί/προσδιορίζει τις διαδικασίες της σύνθεσης, της επαλήθευσης της ορθής σχεδίασης και της υλοποίησης σε τεχνολογία FPGA,
- εξηγεί τη χρήση αναπτυξιακής κάρτας Zedboard και τη διαδικασία της επαλήθευσης της ορθής σχεδίασης στο επίπεδο του FPGA,
- σχεδιάζει έναν πυρήνα επεξεργαστή για τις τρεις βασικές μικροαρχιτεκτονικές του (ενός κύκλου, πολλών κύκλων και διοχέτευσης),
- εξηγεί τους διαφορετικούς συμβιβασμούς μεταξύ επιδόσεων και κόστους για τις τρεις βασικές μικροαρχιτεκτονικές ενός πυρήνα επεξεργαστή.

ΔΙΔΑΚΤΙΚΕΣ και ΜΑΘΗΣΙΑΚΕΣ ΜΕΘΟΔΟΙ - ΑΞΙΟΛΟΓΗΣΗ

<p>ΤΡΟΠΟΣ ΠΑΡΑΔΟΣΗΣ</p>	<p>Στην τάξη με χρήση διαφανειών και πίνακα για τη θεωρία και τα παραδείγματα και ασκήσεις του μαθήματος.</p> <p>Στο εργαστήριο των PC υψηλών επιδόσεων με τα εργαλεία λογισμικού της XILINX (WebPACK edition του Vivado Design Suite) και με τις αναπτυξιακές κάρτες Zedboard της Xilinx. Συγκεκριμένα, το εργαστηριακό μέρος καλύπτει τη σχεδίαση και υλοποίηση απλών και σύνθετων ψηφιακών κυκλωμάτων και ψηφιακών συστημάτων (όπως επεξεργαστής με μονάδα UART) σε τεχνολογία FPGA με τη χρήση της γλώσσας περιγραφής υλικού VHDL και των εργαλείων λογισμικού της XILINX.</p>
<p>ΧΡΗΣΗ ΤΕΧΝΟΛΟΓΙΩΝ ΠΛΗΡΟΦΟΡΙΑΣ ΚΑΙ ΕΠΙΚΟΙΝΩΝΙΩΝ</p>	<p>Υποστήριξη μαθησιακής διαδικασίας μέσω της ηλεκτρονικής πλατφόρμας e-class (χρησιμοποιούνται όλα τα εργαλεία που παρέχει η πλατφόρμα: Ανακοινώσεις, Εγγραφα, Ερωτηματολόγια, Εργασίες, Ομάδες Χρηστών, κλπ)</p> <p>Επικοινωνία μέσω ηλεκτρονικού ταχυδρομείου.</p> <p>Ζωντανή μετάδοση διαλέξεων.</p>

ΟΡΓΑΝΩΣΗ ΔΙΔΑΣΚΑΛΙΑΣ – ΔΙΔΑΚΤΙΚΕΣ ΤΕΧΝΙΚΕΣ

Περιγράφονται αναλυτικά ο τρόπος και τεχνικές διδασκαλίας και αναγράφονται αναλυτικά οι ώρες μελέτης του φοιτητή για κάθε μαθησιακή δραστηριότητα καθώς και οι ώρες μη καθοδηγούμενης μελέτης ώστε ο συνολικός φόρτος εργασίας σε επίπεδο εξαμήνου να αντιστοιχεί στα standards του ECTS (25 ώρες φόρτου εργασίας ανά πιστωτική μονάδα)

Εμπλουτισμένες Διαλέξεις,
Online Διαλέξεις,
Σεμινάρια,
Φροντιστήριο,
Εργαστήριο,
Εργαστηριακή Άσκηση,

Περιγράφονται αναλυτικά ο τρόπος και τεχνικές διδασκαλίας, αριθμός ατόμων ανά ομάδα κτλ. Συμπληρώνεται αναλόγως και ο παρακάτω πίνακας.

Δραστηριότητα	Φόρτος (ώρες)
Διαλέξεις	39
Εργαστήριο	13
Μικρές ατομικές εργασίες εξάσκησης	18
Υποχρεωτικές εργαστηριακές ατομικές ασκήσεις	70
1. Counter (6 ώρες)	

<p>Μελέτη & ανάλυση βιβλιογραφίας, Πρακτική Εκπόνηση project, Εκπόνηση ατομικών / ομαδικών εργασιών Τηλεσυνεργασία (αναφορά σε εργαλεία) Κλπ</p>	<p>2. FSM (10 ώρες) 3. UART (14 ώρες) 4. Processor (40 ώρες)</p>		
	<p>Αυτοτελής μελέτη κατά τη διάρκεια των μαθημάτων</p>	30	
	<p>Προαιρετική εργαστηριακή ατομική άσκηση με απαλλαγή από τις τελικές εξετάσεις (άριστα 10) ή Αυτοτελής μελέτη για τις τελικές εξετάσεις (άριστα 9)</p>	30	
Σύνολο ωρών		200	
<p>ΑΞΙΟΛΟΓΗΣΗ ΦΟΙΤΗΤΩΝ Περιγραφή της διαδικασίας αξιολόγησης</p> <p>Μέθοδοι αξιολόγησης (Διαμορφωτική ή/και Τελική), Εργαλεία Αξιολόγησης (Δοκιμασία Πολλαπλής Επιλογής, Ερωτήσεις Σύντομης Απάντησης, Ερωτήσεις Ανάπτυξης Δοκιμών, Επίλυση Προβλημάτων, Γραπτή Εργασία, Έκθεση/Αναφορά, Προφορική Εξέταση, Δημόσια Παρουσίαση, Εργαστηριακή Εργασία, Άλλη/άλλες,) Παροχή ανατροφοδότησης (περιγραφική, μέσω κλίμακας διαβαθμισμένων κριτηρίων)</p>	<p>Περιγράφονται ρητά οι μέθοδοι, τα εργαλεία αξιολόγησης και η παρεχόμενη ανατροφοδότηση αποτελεσμάτων. Συμπληρώνεται αναλόγως και ο παρακάτω πίνακας.</p>		
	Αξιολόγηση	Αριθμός	Ποσοστό
	Εργαστήρια	1-4	70%
	Γραπτή εξέταση ή	1	20%
	Προαιρετικό εργαστήριο	1	30%

ΣΥΝΙΣΤΩΜΕΝΗ-ΒΙΒΛΙΟΓΡΑΦΙΑ

Με την έναρξη των μαθημάτων ο φοιτητής λαμβάνει σε ηλεκτρονική μορφή όλες τις διαφάνειες των παραδόσεων οργανωμένες κατά τέτοιον τρόπο, ώστε να μνηθεί όχι μόνο στη λογική σχεδίαση, αλλά και στη διαδικασία της μάθησης και στην ανάπτυξη συλλογισμών. Οι διαφάνειες των παραδόσεων χρησιμοποιούνται από τους φοιτητές κατά τη διάρκεια των παραδόσεων σαν "σημειωματάριο" στο οποίο μπορούν να σημειώνουν τυχούσες απορίες ή διευκρινίσεις καθώς και τη λύση επιλεγμένων ασκήσεων. Στο τέλος των παραδόσεων ο φοιτητής, που παρακολούθησε το μάθημα, θα έχει στα χέρια του ένα ολοκληρωμένο εκπαιδευτικό υλικό, που δημιουργήθηκε με τη δική του συμμετοχή και αυτενέργεια. Το υλικό αυτό θα είναι η βάση της προετοιμασίας του για την τελική αξιολόγησή του.

Εργαστηριακό φυλλάδιο.

Η διδασκαλία του μαθήματος βασίζεται στο βιβλίο «Ψηφιακή Σχεδίαση και Αρχιτεκτονική Υπολογιστών, Έκδοση ARM», των Sarah L. Harris και David Money Harris, (επιστημονική επιμέλεια στα ελληνικά: Α. Πασχάλης), Κλειδάριθμος, 2019. (τίτλος πρωτοτύπου: "Digital Design and Computer Architecture, ARM Edition", Elsevier/Morgan Kaufmann, 2016).